Relatório - Trabalho de Projetos Digitais

Nome: Alejandro David Nava Nava.

GRR: 20242778.

# **Implementação do trabalho**

Brevemente, a implementação do trabalho consistiu dos seguintes passos:

1. Construção do componente *Registrador de 32 bits* e do *Banco de registradores*;
2. Implementação da *ULA* e dos componentes necessários para ela (somador/subtrator, shifter e detetor de zero);
3. Montagem do extensor de sinal de 16 para 32 bits;
4. Configuração dos *sinais de controle* e codificação na *Memória de controle*;
5. Construção do *Bloco iterativo* com os componentes já mencionado mais outros como o *PC*, *Display, memória de instruções, etc.*

**Detalhes de implementação:**

1. Em alguns casos, foram feitos circuitos menores que posteriormente foram combinados para atingir os 32 bits (ex.: somador/subtrator e shifter);
2. Alguns componentes como o PC reutilizam outros componentes apenas para efeito visual;
3. A codificação nas memórias de instruções e controle foi feita em hexadecimal por limitações do próprio simulador;
4. Os 8 bits mais significativos do PC são desconsiderados ao entrar na *memória de instruções* pois do componente *Memória ROM* do simulador só admite 24 bits de entrada;
5. Foi configurado um *opcode* diferente para cada instrução.

**Tabela de sinais de controle:**

No circuito, existem 9 bits que representam sinais de controle armazenados na *memória de instruções* e são decodificados a partir do *opcode:*

| **Aluop** | | | **Dis Cont** | **Alu src** | **W src** | **W en** | **J** | **B** |
| --- | --- | --- | --- | --- | --- | --- | --- | --- |
| 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |

* Aluop (3 bits): indicam a operação a ser feita pela *ULAI*:

| **Op.** | **Aluop** |
| --- | --- |
| add | 000 |
| sub | 001 |
| mult | 010 |
| and | 011 |
| or | 100 |
| xor | 101 |
| sll | 110 |